

⑥

[Cite No.] 3.

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-333643

(43)Date of publication of application : 18.12.1998

(51)Int.Cl.

G09G 3/36
G02F 1/133

(21)Application number : 09-136885

(71)Applicant : NEC CORP

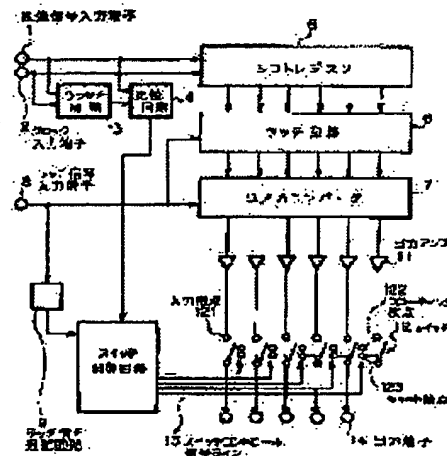
(22)Date of filing : 27.05.1997

(72)Inventor : HAYASHI TOMOAKI

(54) OUTPUT DEVIATION REDUCING METHOD FOR LIQUID CRYSTAL DRIVER AND DEVICE THEREFOR**(57)Abstract:**

PROBLEM TO BE SOLVED: To provide an output deviation reducing method and device for a liquid crystal driver that can deal with the change such as temperature change with time, without requiring a correction data-writing great capacity ROM to reduce the output deviation.

SOLUTION: A comparison circuit 4 compares preceding circuit element data delayed one clock by a D latch circuit 3 with following picture element data to judge the former to coincide with the latter or not. A switch control circuit closes a short contact 123 for a switch 12 when the preceding picture element data coincide with the following picture element data, make short between a preceding picture element data signal amplified by an output amplifier 11 and a following picture element data and equalize output to a LCD connected to an output terminal 14 for restraining deviation.

**LEGAL STATUS**

[Date of request for examination] 27.05.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3148151

[Date of registration] 12.01.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-333643

(43) 公開日 平成10年(1998)12月18日

(51) Int.Cl.^{*}

G 0 9 G 3/36

G 0 2 F 1/133

識別記号

5 8 0

F I

C 0 9 G 3/36

C 0 2 F 1/133

5 8 0

審査請求 有 請求項の数 4 O L (全 5 頁)

(21) 出願番号 特願平9-136885

(22) 出願日 平成9年(1997)5月27日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 林 智明

東京都港区芝五丁目7番1号 日本電気株式会社内

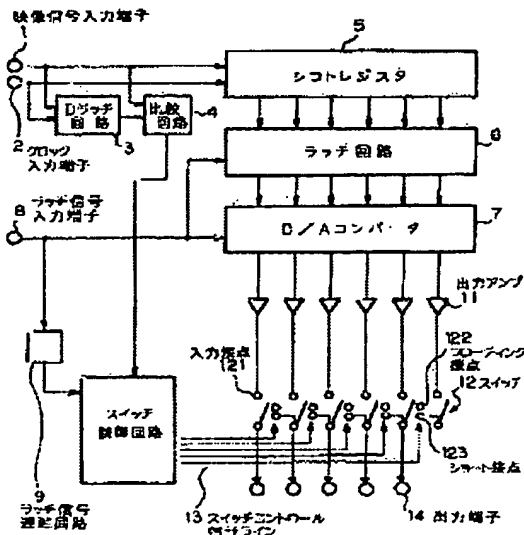
(74) 代理人 弁護士 若林 忠

(54) 【発明の名称】 液晶駆動装置の出力偏差低減方法および装置

(57) 【要約】

【課題】 出力偏差を低減するための補正データ書き込み用の大容量ROMを必要とせず、温度変化などの経時変化にも対応できる液晶駆動装置の出力偏差低減方法および装置を提供する。

【解決手段】 比較回路4はDラッチ回路3で1クロック分遅延された前画面データと次画面データを比較して一致、不一致を判別する。スイッチ制御回路10は、前画面データと次画面データが一致したとき、スイッチ12のショート接点123を閉じて、出力アンプ11で増幅された前画面データ信号と次画面データ信号をショートさせて、出力端子14に接続されたLCDへの出力を平均化させて偏差を抑制する。



(2)

特開平10-333643

【特許請求の範囲】

【請求項1】 液晶駆動装置の出力偏差低減方法において、

入力した前画素データと次画素データとを比較して同一であることを判別する手順と、

前記前画素データと前記次画素データとが同一であると判別されたとき、前記前画素データを増幅するアンプの出力と前記次画素データを増幅するアンプの出力とをショートして平均化された出力データ信号を出力する手順とを有することを特徴とする液晶駆動装置の出力偏差低減方法。

【請求項2】 前記前画素データと次画素データとを比較して同一であることを判別する手順は、

クロックを入力して前画素データとを1クロック分遅延させる手順と、

入力した次画素データと前記1クロック分遅延された遅延前画素データとを比較して同一であることを判別する手順とを含む請求項1記載の液晶駆動装置の出力偏差低減方法。

【請求項3】 液晶駆動装置において、

入力した前画素データと次画素データとを比較して同一であることを判別して判別信号を出力する判別回路と、前記判別回路が前記前画素データと前記次画素データとが同一であることを示す判別信号を出力したとき、前記前画素データを増幅するアンプの出力と前記次画素データを増幅するアンプの出力とをショートして、平均化された出力データ信号を出力するスイッチ回路とを有することを特徴とする液晶駆動装置。

【請求項4】 前記判別回路は、

クロックを入力して前画素データを1クロック分遅延して出力する遅延回路と、

入力した次画素データと前記遅延回路が出力した遅延された前画素データとを比較して同一であることを判別して判別信号を出力する比較回路とを含む請求項3記載の液晶駆動装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は液晶駆動装置に関し、特に液晶駆動装置の出力偏差低減方法および装置に関する。

【0002】

【従来の技術】従来の液晶駆動装置は、図3に例を示すような構成となっており、映像信号入力端子15から入力された映像データはA/Dコンバータ17でデジタルデータに変換されたのち、ROMテーブル18に入力される。ROMテーブル18では、入力されたデジタルデータにあらかじめ計測/算出された出力偏差分を加減算することによって γ 補正をかける。この γ 補正されたデータを液晶駆動回路20、21、22および出力アンプ23を通して出力端子19から液晶表示装置（以下

LCDと称する）を駆動するようになっていた。

【0003】

【発明が解決しようとする課題】上述した従来の液晶駆動装置は、ROMテーブルを使用し、各出力端子ごとのデータに γ 補正を行うので、各出力に対する補正用テーブルデータが必要となり、多出力駆動装置の場合、大容量ROMが必要となるという欠点があり、さらに出力偏差は駆動装置製造工程上のバラツキがあるので、個々の駆動装置に対して補正係数設定のROM書きが必要でROMが大容量となるばかりでなく、データが固定されるので、温度変化や電源電圧変動などの経時変化に対応できないという欠点がある。

【0004】本発明の目的は、出力偏差の補正のために、大容量のROMを必要とせず、かつ、温度変化や電源電圧変動などの経時変化に対応することのできる液晶駆動装置の出力偏差低減方法および装置を提供することである。

【0005】

【課題を解決するための手段】本発明の液晶駆動装置の出力偏差低減方法は、入力した前画素データと次画素データとを比較して同一であることを判別する手順と、前記前画素データと前記次画素データとが同一であると判別されたとき、前記前画素データを増幅するアンプの出力と前記次画素データを増幅するアンプの出力とをショートして平均化された出力データ信号を出力する手順とを有する。

【0006】前記前画素データと次画素データとを比較して同一であることを判別する手順は、クロックを入力して前画素データを1クロック分遅延させる手順と、入力した次画素データと前記1クロック分遅延された遅延前画素データとを比較して同一であることを判別する手順とを含んでもよい。

【0007】本発明の液晶駆動装置は、入力した前画素データと次画素データとを比較して同一であることを判別して判別信号を出力する判別回路と、前記判別回路が前記前画素データと前記次画素データとが同一であることを示す判別信号を出力したとき、前記前画素データを増幅するアンプの出力と前記次画素データを増幅するアンプの出力とをショートして、平均化された出力データ信号を出力するスイッチ回路とを有する。

【0008】前記判別回路は、クロックを入力して前画素データを1クロック分遅延して出力する遅延回路と、入力した次画素データと前記遅延回路が出力した遅延された前画素データとを比較して同一であることを判別して判別信号を出力する比較回路とを含んでもよい。

【0009】

【発明の実施の形態】次に、本発明の実施の形態について図面を参照して説明する。

【0010】図1は本発明の液晶駆動装置の一実施形態のブロック図、図2は図1の液晶駆動装置の動作を示す

(3)

特開平10-333643

タイミングチャートである。

【0011】図1の液晶駆動装置はDラッチ回路3と比較回路4とシフトレジスタ5とラッチ回路6とD/Aコンバータ7とラッチ信号遅延回路9とスイッチ制御回路10と出力アンプ11とスイッチ12とから構成されている。

【0012】シフトレジスタ5は映像信号入力端子1からシリアルに入力されたLCDへの映像書き込み用のデジタル画素データをクロック信号入力端子2から入力されたクロックによってパラレル信号に変換する。ラッチ回路6は、ラッチ信号入力端子8から入力されたラッチ信号によってシフトレジスタ5から出力されたパラレル信号をラッチして出力する。D/Aコンバータ7はラッチ回路6から入力したデジタルデータをラッチ信号入力端子8から入力されたラッチ信号によってアナログデータに変換する。出力アンプ11はD/Aコンバータ7が出力したアナログデータを増幅して出力する。Dラッチ回路3は映像信号入力端子1から入力した図2(b)の画素データをクロック入力端子2から入力した図2(a)のクロックによって1クロック分遅延させる。比較回路4はEX・OR回路などであって、入力画素データとDラッチ回路3が出力した1クロック分遅延された遅延画素データとを比較し、図2(a)の入力データD₁と図2(b)の遅延データD₀のよう一致しているときは、図2(a)の一致信号(ハイ)を作成し、図2(a)の入力データD₂と図2(c)の遅延データD₁のよう一致しないときは、図2(d)の不一致信号(ロウ)を作成する。ラッチ信号遅延回路9はラッチ信号入力端子8から入力された図2(e)のラッチ信号を図2(h)のアンプ11からの出力信号がLCDの液晶を充電し終るまでの時間分遅延させる。スイッチ12は入力接点121とフローティング接点122とショート接点123を備えている。スイッチ制御回路10は比較回路4が作成した一致信号および不一致信号を入力して、それぞれ図2(f)のSWコントロール0および図2(g)のSWコントロール1として一時保管しておく。スイッチコントロール信号ライン13を通して信号を送ってスイッチ12を制御し、図2(e)のラッチ信号のタイミングで入力接点121を閉じて出力端子14から図2(h)のアンプ11からの出力信号をLCDに出力させ、遅延回路9によって遅延されたラッチ信号を図2(i)のSW動作タイミングとしてショート接点123を閉じて、SWコントロール0を受けている入力データD₁と遅延データD₀の隣接する出力端子間をショートさせる。また、スイッチ制御回路10はSWコントロール1を受けている入力データD₂と遅延データD₁の出力端子間はフローティング接点を閉じてフローティ

ングのままとさせる。

【0013】この液晶駆動装置では隣接する出力端子に入力する出力信号が、同一の画素データであると、両端子間がショートされ、同一画素データでないときは両端子間がフローティングのままとするので、LCDを駆動する出力データが平均化されて、特異なレベルをもつ出力偏差が抑制される。

【0014】本実施形態の液晶駆動装置では隣接端子に出力される前画素データのアンプ出力と次画素データのアンプ出力をショートすることによって、アンプごとの出力偏差が低減されるので、出力端子ごとの補正データのために大容量ROMを必要とせず、また、ROM書きを要しないので、補正データが固定されず、温度変化や電源電圧の変動などの経時変化にも容易に対応できる。

【0015】

【発明の効果】以上説明したように本発明は、同一データを出力する隣接出力端子間を短絡することにより、出力データが平均化されて出力偏差が抑制されるので、補正用テーブルデータが不要となり、多出力駆動装置であっても大容量ROMを必要とせず、また駆動装置ごとの製造工程でのバラツキに基づく係数設定の必要もなく、かつROM書きによる係数の固定化もないので、温度変化や電源変動などの経時変化に対しても容易に対応して出力偏差を低減できるという効果がある。

【図面の簡単な説明】

【図1】本発明の液晶駆動装置の一実施形態のブロック図である。

【図2】図1の液晶駆動装置の動作を示すタイミングチャートである。

【図3】液晶駆動装置の従来例のブロック図である。

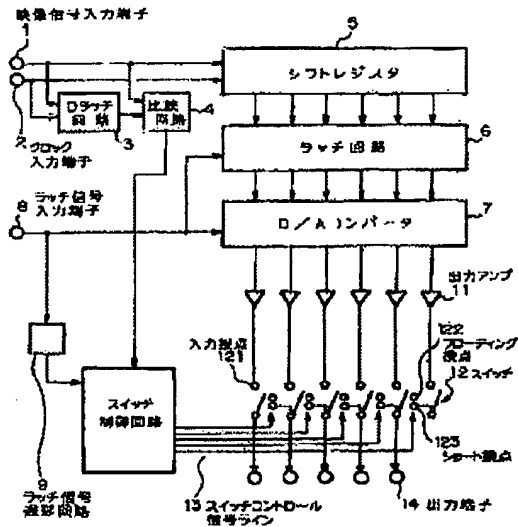
【符号の説明】

- | | |
|-----|-----------------|
| 1 | 映像信号入力端子 |
| 2 | クロック入力端子 |
| 3 | Dラッチ回路 |
| 4 | 比較回路 |
| 5 | シフトレジスタ |
| 6 | ラッチ回路 |
| 7 | D/Aコンバータ |
| 8 | ラッチ信号入力端子 |
| 9 | ラッチ信号遅延回路 |
| 10 | スイッチ制御回路 |
| 12 | スイッチ |
| 121 | 入力接点 |
| 122 | フローティング接点 |
| 123 | ショート接点 |
| 13 | スイッチコントロール信号ライン |
| 14 | 出力端子 |

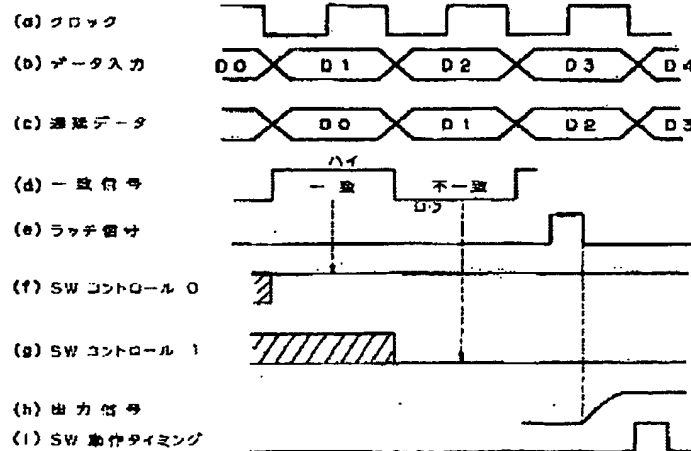
(4)

特開平10-333643

【図1】



【図2】



(5)

特開平10-333643

【図3】

